

HIGH-SPEED PHOTOGRAPHING DEVICE

Patent Number: JP2000101937
Publication date: 2000-04-07
Inventor(s): MURATA HARUHIKO; IDE KOICHI
Applicant(s):: SANYO ELECTRIC CO LTD
Requested Patent: ☐ JP2000101937 (JP00101937)
Application Number: JP19990250168 19940128
Priority Number(s):
IPC Classification: H04N5/335 ; H04N5/225
EC Classification:
Equivalents:

Abstract

PROBLEM TO BE SOLVED: To attain a high-speed photographing operation without increasing the speed of the horizontal transfer clock.

SOLUTION: For a high-speed photographing device which can work at its photographing speed N times as high as an ordinary speed, a vertical drive circuit 3 supplies the read pulses to a vertical transfer CCD 2 in N times per field and reads out the electric charge of a photodiode 1 in a high-speed photographing mode. Meanwhile, the vertical transfer pulses of the circuit 3 and the unwanted charge sweep-off pulse of a horizontal drive circuit 5 are outputted from the circuits 3 and a horizontal transfer CCD 4 respectively in a period, when M/N pieces of electric charges stored in the photodiode 1 are outputted from the CCD 4, and with a period in which $M \times (1-1/N)$ pieces of electric charges can be swept off to a drain 6 via a control gate 7.

Data supplied from the esp@cenet database - I2

AM

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開2000-101937

(P2000-101937A)

(43) 公開日 平成12年4月7日(2000.4.7)

(51) Int.Cl.⁷

H 0 4 N 5/335
5/225

識別記号

F I

H 0 4 N 5/335
5/225

テマコード* (参考)

Z
Z

審査請求 有 請求項の数 1 O L (全 8 頁)

(21) 出願番号 特願平11-250168
(62) 分割の表示 特願平6-7722の分割
(22) 出願日 平成6年1月28日(1994.1.28)

(31) 優先権主張番号 特願平5-12576
(32) 優先日 平成5年1月28日(1993.1.28)
(33) 優先権主張国 日本(J P)
(31) 優先権主張番号 特願平5-227248
(32) 優先日 平成5年9月13日(1993.9.13)
(33) 優先権主張国 日本(J P)
(31) 優先権主張番号 特願平5-303862
(32) 優先日 平成5年12月3日(1993.12.3)
(33) 優先権主張国 日本(J P)

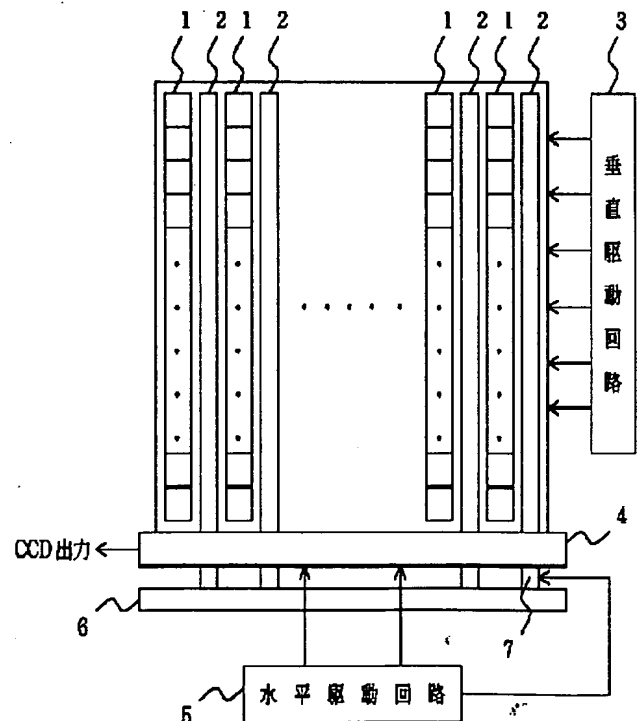
(71) 出願人 000001889
三洋電機株式会社
大阪府守口市京阪本通2丁目5番5号
(72) 発明者 村田 治彦
大阪府守口市京阪本通2丁目5番5号 三
洋電機株式会社内
(72) 発明者 井出 廣一
大阪府守口市京阪本通2丁目5番5号 三
洋電機株式会社内
(74) 代理人 100109368
弁理士 稲村 悦男 (外1名)

(54) 【発明の名称】 高速撮影装置

(57) 【要約】

【課題】 水平転送クロックを高速にすることなく、高速撮影を可能にすること。

【解決手段】 通常のN倍の高速撮影を可能にした高速撮影装置において、高速撮影モードでは、垂直駆動回路3が垂直転送CCD2に読み出しパルスを送り、1フィールドにN回供給してフォトダイオード1の電荷を読み出し、また前記垂直駆動回路3の垂直転送パルス及び水平駆動回路5の不要電荷掃き出しパルスは、前記フォトダイオード1に蓄積されたM/N個の電荷を水平転送CCD4から出力し、 $M \times (1 - 1/N)$ 個の電荷を制御ゲート7を介してドレイン6へ掃き出すことができる周期で、夫々の回路3、4から出力される構成である。



【特許請求の範囲】

【請求項1】 M個の光電変換素子と、該光電変換素子に蓄積された電荷を垂直方向に転送する垂直転送CCDと、該垂直転送CCDにより転送された電荷のうち1ライン分の電荷を1水平走査期間に水平方向に転送する水平転送CCDと、該水平転送CCDに平行に配置され、前記水平転送CCDから制御ゲートを介して不要電荷を掃き出すドレインとを設けてなる固体撮像素子と、前記垂直転送CCDに読み出しパルスを供給して前記光電変換素子に蓄積された電荷を前記垂直転送CCDに読み出し、また前記垂直転送CCDに垂直転送パルスを供給し、前記前記垂直転送CCDの電荷を前記水平転送CCDに転送する垂直駆動回路と、前記水平転送CCDに転送された電荷を水平転送クロックで転送する水平駆動回路と、前記水平転送CCDから転送された電荷をカメラ処理し、同期信号が付加される信号処理回路と、を備え、前記垂直駆動回路が前記垂直転送CCDに前記読み出しパルスを1フィールドに1回供給し、前記光電変換素子の電荷を読み出す通常モードと、前記垂直駆動回路が前記垂直転送CCDに前記読み出しパルスを1フィールドにN回供給し、前記光電変換素子の電荷を読み出す高速撮影モードと、を実行できるものにおいて、前記通常モードでは、前記垂直駆動回路は、水平ブランキング期間に前記垂直転送CCDへ1個の垂直転送パルスを供給し、1ライン分の電荷を前記垂直転送CCDに転送して前記水平転送CCDから前記水平転送クロックにしたがって転送し、また、前記高速撮影モードでは、前記垂直駆動回路の垂直転送パルス及び前記水平駆動回路の不要電荷掃き出しパルスは、前記光電変換素子に蓄積されたM/N個の電荷を前記水平転送CCDから前記信号処理回路へ転送し、 $M \times (1 - 1/N)$ 個の電荷を前記制御ゲートを介して前記ドレインへ掃き出すことができる周期で、夫々の回路から出力されることを特徴とする高速撮影装置。

【発明の詳細な説明】

【0001】

【産業上の利用分野】本発明は、通常のN倍の高速撮影を可能にした高速撮影装置に関する。

【0002】

【従来の技術】従来、記録手段に変更を加えることなく高速撮影を可能にした撮像装置は本願出願人が先に特開平1-51876号公報に提案している。

【0003】しかしながら、上記従来回路では固体撮像素子の水平転送クロックを通常のN倍にする必要があるため回路構成が複雑となるとともに水平駆動回路の消費電力が大きくなるという欠点があった。

【0004】

【発明が解決しようとする課題】本発明は、上述の点に鑑み為されたもので、水平転送クロックをN倍にするこ

となしにN倍の高速撮影を可能とする高速撮影装置を提供するものである。

【0005】

【課題を解決するための手段】本発明は、M個の光電変換素子と、該光電変換素子に蓄積された電荷を垂直方向に転送する垂直転送CCDと、該垂直転送CCDにより転送された電荷のうち1ライン分の電荷を1水平走査期間に水平方向に転送する水平転送CCDと、該水平転送CCDに平行に配置され、前記水平転送CCDから制御ゲートを介して不要電荷を掃き出すドレインとを設けてなる固体撮像素子と、前記垂直転送CCDに読み出しパルスを供給して前記光電変換素子に蓄積された電荷を前記垂直転送CCDに読み出し、また前記垂直転送CCDに垂直転送パルスを供給し、前記前記垂直転送CCDの電荷を前記水平転送CCDに転送する垂直駆動回路と、前記水平転送CCDに転送された電荷を水平転送クロックで転送する水平駆動回路と、前記水平転送CCDから転送された電荷をカメラ処理し、同期信号が付加される信号処理回路と、を備え、前記垂直駆動回路が前記垂直転送CCDに前記読み出しパルスを1フィールドに1回供給し、前記光電変換素子の電荷を読み出す通常モードと、前記垂直駆動回路が前記垂直転送CCDに前記読み出しパルスを1フィールドにN回供給し、前記光電変換素子の電荷を読み出す高速撮影モードと、を実行できるものにおいて、前記通常モードでは、前記垂直駆動回路は、水平ブランキング期間に前記垂直転送CCDへ1個の垂直転送パルスを供給し、1ライン分の電荷を前記垂直転送CCDに転送して前記水平転送CCDから前記水平転送クロックにしたがって転送し、また、前記高速撮影モードでは、前記垂直駆動回路の垂直転送パルス及び前記水平駆動回路の不要電荷掃き出しパルスは、前記光電変換素子に蓄積されたM/N個の電荷を前記水平転送CCDから前記信号処理回路へ転送し、 $M \times (1 - 1/N)$ 個の電荷を前記制御ゲートを介して前記ドレインへ掃き出すことができる周期で、夫々の回路から出力されることを特徴とする。

【0006】

【発明の実施の形態】以下、本発明の一実施例を図面に従って説明する。

【0007】図1は本実施例に使用する240ラインの固体撮像素子ユニットを示す図である。1、1…は光電変換を行うM個のフォトダイオード、2、2…は垂直転送CCDである。この垂直転送CCDは垂直駆動回路3により駆動される。水平転送CCD4は水平駆動回路5により駆動される。また、6は本発明の特徴である電荷掃きだし用のドレインであり、前記水平転送CCD4に並行に配置されている。また、7は水平転送CCD4からの掃き出しを制御する掃きだし制御ゲートである。

【0008】尚、上記固体撮像素子ユニットは垂直画素数が480であるが、フォトダイオードから垂直転送C

CCDに電荷を読み出す際に垂直2画素の電荷を混合して読み出すためライン数は240となっている。

【0009】次に、上記固体撮像素子ユニットの動作について説明する。

【0010】まず、通常撮影モードでは、図2に示すごとく、フィールド蓄積モードで動作する。即ち、1フィールドに1回、垂直駆動回路3から垂直転送CCD2へ電荷読み出しパルスが供給され、フォトダイオード1に蓄積された電荷が垂直転送CCD2に読み出される。そして、垂直転送CCD2は垂直転送パルスに従って1H（Hは水平走査期間）に1回、1ライン分の電荷を水平転送CCD4に転送する。水平転送CCD4は水平駆動回路5の所定周波数の水平転送クロックに従って1H期間に1ライン分の電荷を出力する。

【0011】これに対して、2倍の高速撮影モードでは、図3に示すごとく、電荷読みだしパルスは1/2フィールドに1回、垂直転送CCD2に供給される。そして、垂直転送CCD2は1水平ブランキング期間に連続して2回発生する垂直転送パルスにより1Hにつき2ライン分の電荷を水平転送CCD4に転送することになるが、この時、水平駆動回路5から供給される不要電荷掃きだしパルスにより掃きだし制御ゲート7が解放され連続する2ライン分のうち最初の1ライン分の電荷はドレイン6に掃き出され、後の1ライン分の電荷が水平転送CCD4で通常モードと同一の周波数の水平転送クロックで転送される。即ち、水平転送CCD4からは1ラインおきの出力が得られる。

【0012】従って、1フィールド期間に異なるタイミングで蓄積された2つの画像が得られることになる。但し、1フィールド期間に垂直方向に連続する2画面の映像信号となるため再生画像は図4に示すごとく、垂直方向に圧縮された画面となる。

【0013】図5は本実施例装置の概略ブロック図であり、8は水平及び垂直駆動回路のタイミングを制御するタイミングジェネレータ、9は通常のカメラの信号処理を為すと共に通常の周期の同期信号が付加される信号処理回路であり、この出力が記録回路へ供給される。

【0014】一方、前述したようにこのままの再生画像は垂直方向に圧縮されているため撮影時、ビューファインダーで観察する場合は見づらいものとなる。このため、前記信号処理回路9出力の一部は垂直拡大回路10で垂直方向に拡大し、高速撮影モード時はスイッチ11でこの出力をこの信号をビューファインダーに供給している。

【0015】次に、4倍高速撮影時における実施例について説明する。

【0016】本実施例に使用される固体撮像素子ユニットは図1と同一である。この4倍の高速撮影モードでは、図6に示すごとく、通常撮影時のCCD出力のうち斜線で示す左上1/4の領域のみが取り出され使用され

る。

【0017】そして、前記CCDの駆動は図7の如く行われる。即ち、電荷読み出しパルスは1/4フィールドに1回、垂直転送CCD2に供給される。そして、垂直転送CCD2は、1/2Hに1個ずつ且つ、1/4フィールド毎の水平ブランキング期間に120個ずつ出力される垂直転送パルスにより駆動される。従って、水平転送CCD4には1/2Hに1ライン分の電荷が転送されることになる。この水平転送CCD4は通常モードと同一の水平転送クロックで駆動されるため、1ラインの前半の電荷を転送し終わって、後半の電荷がまだ残っていると、次のラインの電荷が垂直転送CCDより転送されてしまうが、この時は不要電荷掃き出しパルスにより1ラインの後半の電荷はドレイン6に掃き出される。よって、水平転送CCD4からは1ラインの前半の信号のみが出力される。そして、次のラインの前半の信号が引き続いて出力される。

【0018】更に、垂直転送CCDが1/4フィールド分の120ラインを転送し終わると、120個の垂直転送パルス及び不要電荷掃き出しパルスにより、残りの120ライン分の電荷はドレイン6に掃き出される。

【0019】従って、CCD出力は図6に示すごとく、被写体左上1/4の部分の画像が垂直方向に1/2に圧縮された画像8個で1画面が構成される。ここで左右の画像は同一時間軸上のそれぞれ奇数ラインと偶数ラインで構成される画像である。

【0020】図8は本実施例装置の概略ブロック図であり、12は4倍高速撮影モード時に図6aのCCD出力を図6bの様に並び替える並び替え回路、13は通常モード時と4倍高速撮影モード時で切り換わるスイッチであり、この出力が記録回路へ供給される。

【0021】一方、14は4倍高速撮影モード時に、水平及び垂直方向にそれぞれ2倍に拡大してビューファインダーに供給する拡大回路である。

【0022】次に、前記並び替え回路12について説明する。この並び替え回路12は8個のメモリa1、a2、b1、b2、c1、c2、d1、d2及びメモリ制御回路120で構成される。各メモリは1/8画面分のメモリであり、図6aのCCD出力の8個の領域A1、A2、B1、B2、C1、C2、D1、D2の信号がそれぞれ対応して記憶される。即ち、書き込み時は図10の如くライトイネーブル信号により、最初の1/4フィールドはメモリa1、a2に1/2H毎に交互に書き込まれ、次の1/4フィールドはメモリb1、b2に交互に書き込まれる。以後同様にして全メモリに書き込まれる。

【0023】そして、読み出し時は図11に示すごとくリードイネーブル信号により、最初の1/2フィールド期間はメモリa1、b1、a2、b2の順で繰り返し読み出され、後半の1/2フィールドはメモリc1、d

1、c2、d2の順で読み出される。よって、図6bの様
な出力が得られる。

【0024】次に、4倍高速撮影の他の実施例について
説明する。

【0025】本実施例に用いる固体撮像素子ユニットは
図12に示すごとく、水平転送CCD4は並行に2本備
えており、垂直画素数480と同数のライン数の信号を
読み出す。即ち、垂直2画素の電荷を混合することなく
全画素のデータを読み出すことにより解像度を向上させ
ることができる。このようなCCDについては、本願出
願人が先に特願平5-12578号（特開平6-225
195号公報）で提案している。

【0026】そして、CCDの駆動は図13の如く行わ
れる。図7との違いは垂直転送パルスは1/2Hに2個
づつ且つ、1/4フィールドごとの水平ブランキング期
間に240個づつ出力される点及び不要電荷掃き出しパ
ルスも同様に1/2Hに2個づつ且つ、1/4フィー
ルド毎に240個づつ出力される点である。これによ
って、CCD出力1には1~239の奇数ラインの信号
が、CCD出力2には2~240の偶数ラインの信号が
同時に得られる。

【0027】尚、上記実施例では2倍、4倍の高速撮影
の例を示したが、それ以外の倍率の高速撮影も可能であ
ることは言うまでもない。

【0028】次に、上記撮像装置で撮像された高速画像
信号からスローモーション画像を得るための記録再生装
置を図14に示す。即ち、撮像出力は記録回路15及び
録再スイッチ16を経て磁気テープTに記録される。再
生時は磁気テープTは記録時の1/N倍の速度で間欠駆
動される。これにより図6bと同様の信号が得られる。
この信号は、メモリ制御回路17により制御されるフレ
ームメモリ18に書き込まれる。そして、読み出しが制
御されることによりN倍に拡大され且つ時間軸処理され
たN倍のスムーズなスロー再生画像が得られる。

【0029】

【発明の効果】上述の如く本発明によれば、水平転送ク
ロックは通常撮影モードじと同一周波数で通常のN倍の

高速撮影が可能となるため、水平駆動回路の消費電力を
増やすことなくまた、簡単な回路構成で高速撮影を実現
することができる。

【図面の簡単な説明】

【図1】本発明の一実施例における固体撮像素子ユニ
ットを示す図である。

【図2】通常撮影時のタイムチャートである。

【図3】2倍高速撮影時のタイムチャートである。

【図4】2倍高速撮影画像の模式図である。

【図5】本実施例におけるブロック図である。

【図6】4倍高速撮影時の模式図である。

【図7】4倍高速撮影時のタイムチャートである。

【図8】他の実施例におけるブロック図である。

【図9】並び替え回路を示す図である。

【図10】メモリ書き込み制御のタイムチャートであ
る。

【図11】メモリ読み出し制御のタイムチャートであ
る。

【図12】本発明の他の実施例における固体撮像素子ユ
ニットを示す図である。

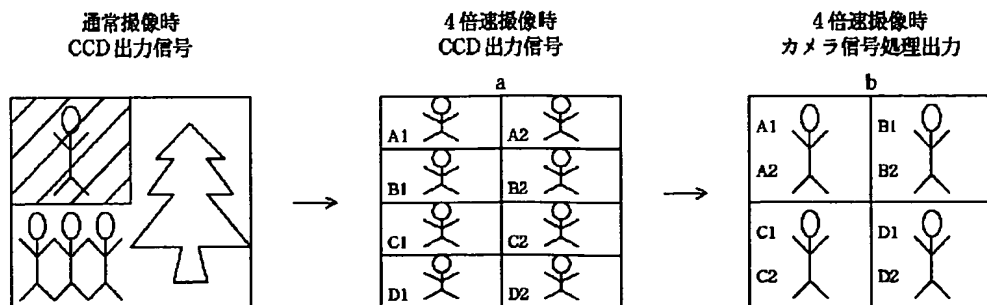
【図13】他の実施例における4倍高速撮影のタイムチ
ャートである。

【図14】記録再生装置のブロック図である。

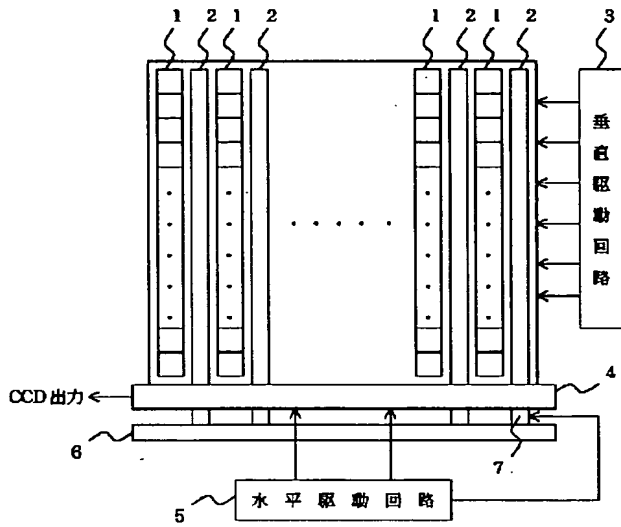
【符号の説明】

1	フォトダイオード
2	垂直転送CCD
3	垂直駆動回路
4	水平転送CCD
5	水平駆動回路
6	ドレイン
7	掃きだし制御ゲート
10	垂直拡大回路
12	並び替え回路
14	拡大回路
17	メモリ制御回路
18	フレームメモリ

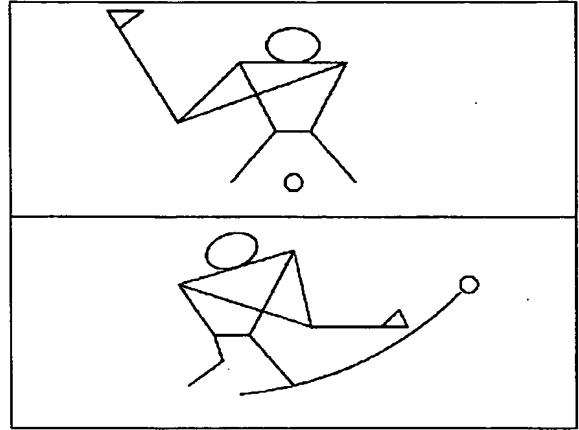
【図6】



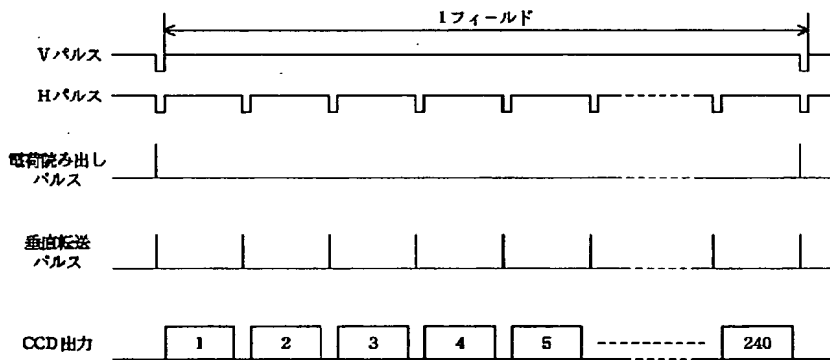
【図1】



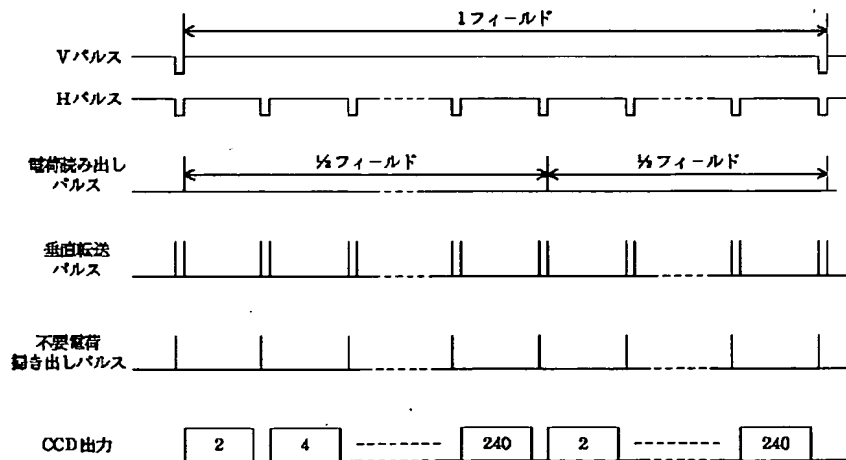
【図4】



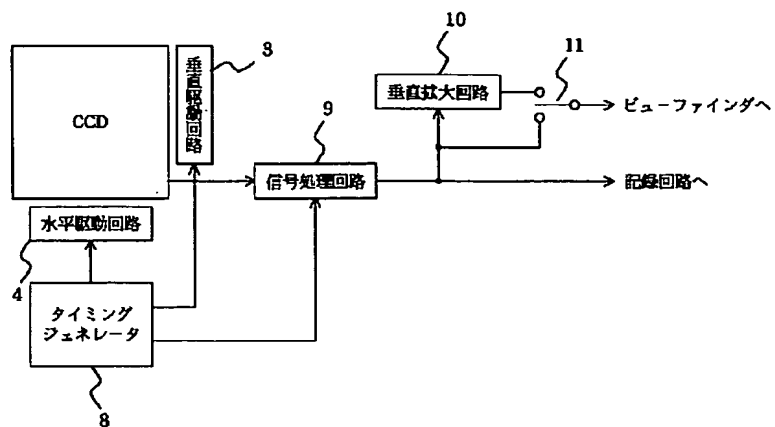
【図2】



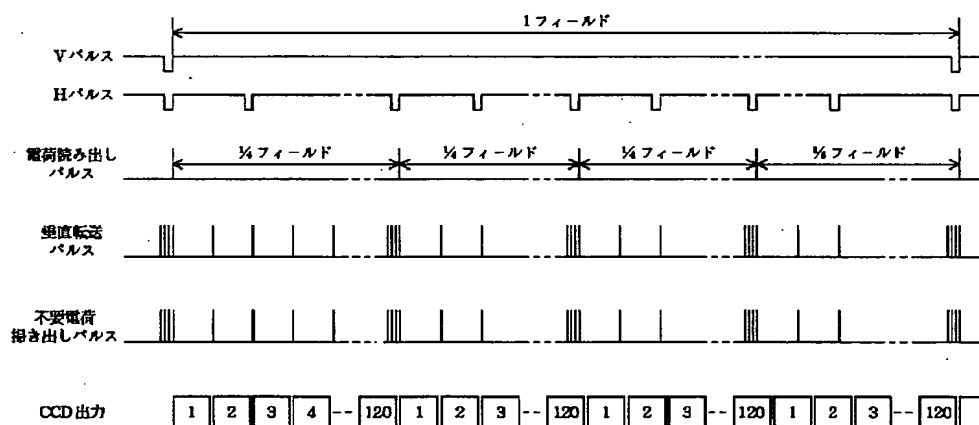
【図3】



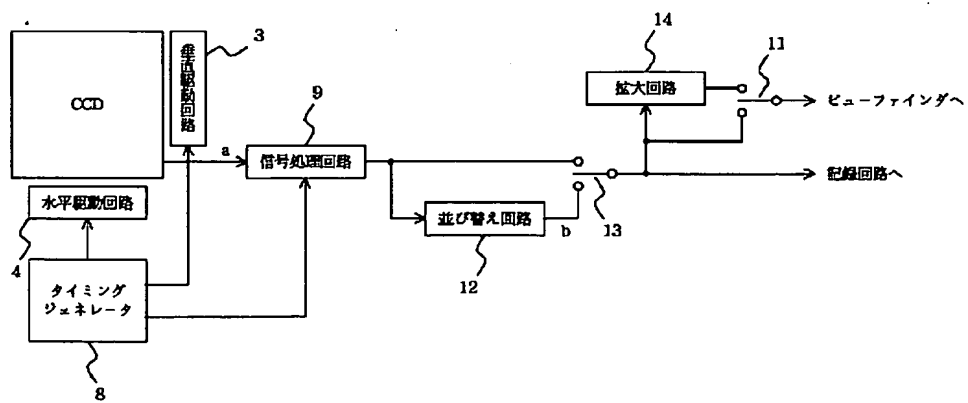
【図5】



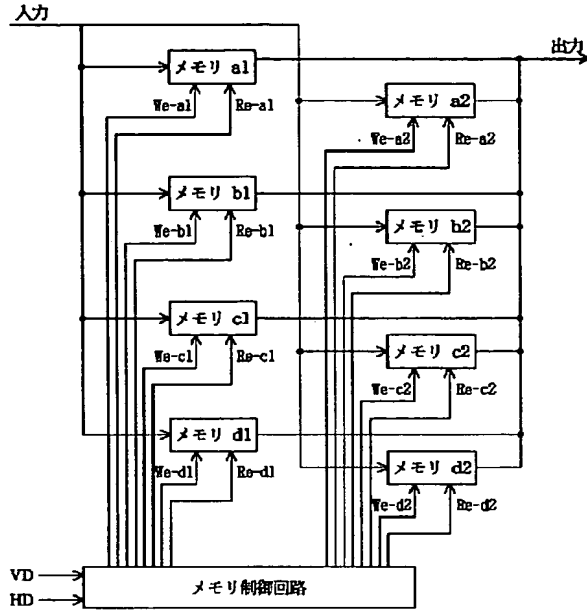
【図7】



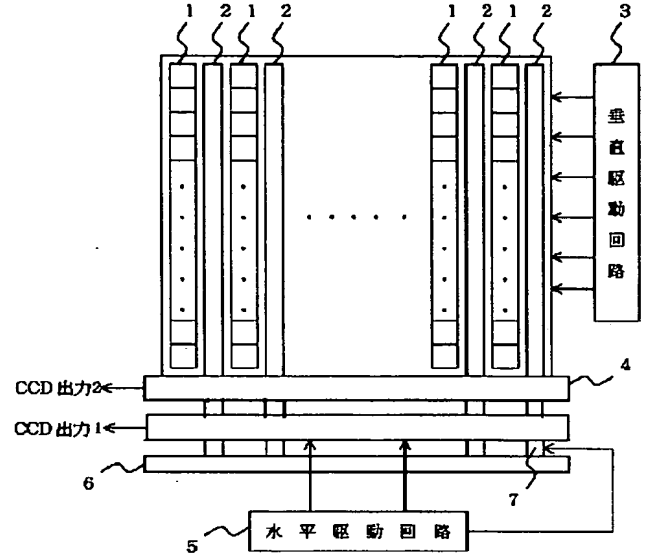
【図8】



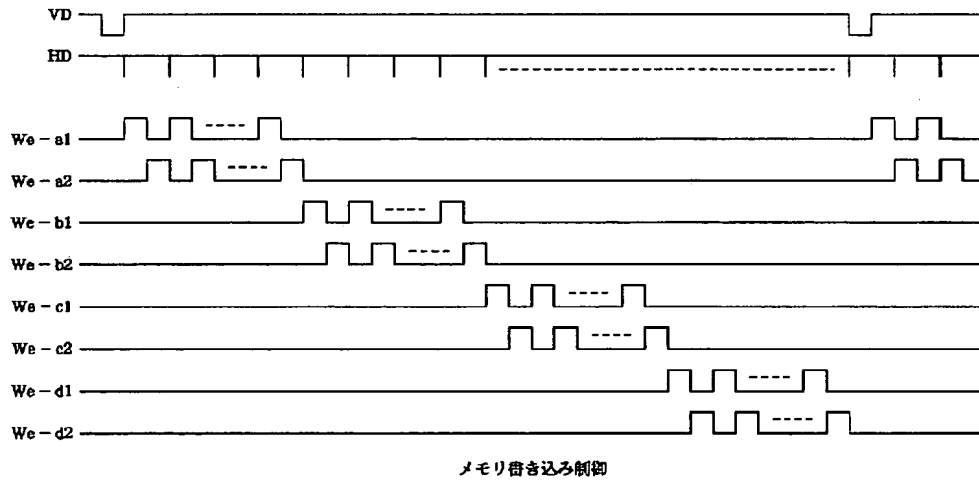
【図 9】



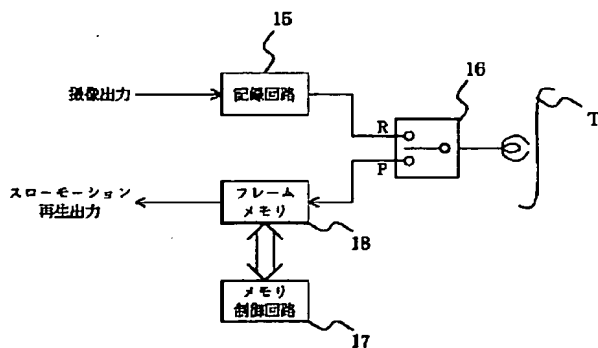
【図 12】



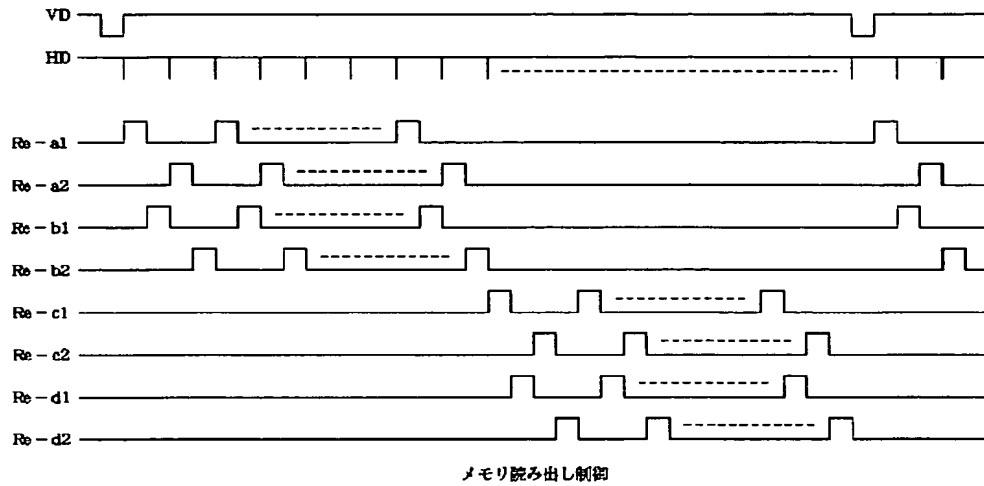
【図 10】



【図 14】



【図 1 1】



【図 1 3】

